

# ACQUISITION DE DONNEES

Le rôle des systèmes à microprocesseurs est de plus en plus important lors de l'acquisition de données.

Les grandeurs à saisir sont le plus souvent de type analogique, le système devra donc comprendre un convertisseur analogique numérique C.A.N. transformant le signal d'entrée ( tension  $v_e(t)$  ou courant  $i_e(t)$  ) en une grandeur numérique codée sur un certain nombre de bits.

D'autre part, si la grandeur d'entrée varie au cours du temps, il peut être nécessaire de placer entre le capteur et le C.A.N., un échantillonneur bloqueur, afin que l'amplitude du signal appliqué au C.A.N. soit stable durant la conversion.

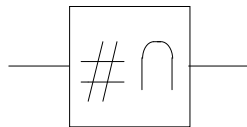
Le signal traité numériquement sera ensuite converti en une tension  $v_s(t)$  ou un courant  $i_s(t)$  grâce à un convertisseur numérique analogique, C.N.A.

Le "compact disc" est une bonne illustration de cette chaîne :Le signal analogique issu du microphone est d'abord amplifié, puis échantillonné, converti en une grandeur numérique codée, le disque contient cette information codée. Le lecteur de disque effectue la conversion numérique analogique, avant d'amplifier le signal analogique.

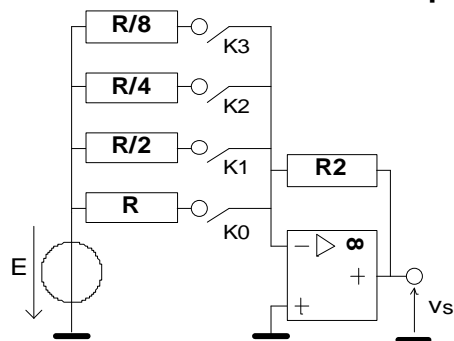
## 1. CONVERSION NUMERIQUE ANALOGIQUE

C'est la transformation d'une grandeur numérique codée sur n bits en un signal analogique (tension ou courant).

Le symbole d'un C.N.A. est représenté ci-dessous :



### 1.1 Echelle de résistances pondérées



$K_i$  : représente un interrupteur électronique commandé par le bit de poids  $i$ .

Il sera fermé si le bit est à 1, ouvert s'il est à zéro

En appelant  $b_i$  le bit associé à  $K_i$ , on pourra écrire :

$$V_s = -R_2 \cdot \left( \frac{-E \cdot b_0}{R} + \frac{-E \cdot b_1}{R/2} + \dots + \frac{-E \cdot b_{n-1}}{R/2^{n-1}} \right)$$

$$V_s = \frac{R_2 \cdot E}{R} \cdot (b_0 + 2 \cdot b_1 + \dots + 2^{n-1} \cdot b_{n-1})$$

La tension de sortie est donc bien proportionnelle au nombre appliqué à l'entrée.

$E$  : est la tension de référence du convertisseur, elle devra être choisie avec beaucoup de soin, la précision du convertisseur y étant liée directement.

- Lorsque tous les bits d'entrée sont à zéro sauf  $b_0$  :

$$V_s = R_2 \cdot E/R = q$$

$q$  : représente la quantité élémentaire analogique ou **quantum** (c'est ici une tension), c'est à dire la plus faible valeur analogique différente de zéro que l'on peut obtenir en sortie.

- Lorsque tous les bits d'entrée sont à un :

$$V_s = q \cdot (1 + 2 + \dots + 2^{n-1}) = q \cdot (2^n - 1) = V_o$$

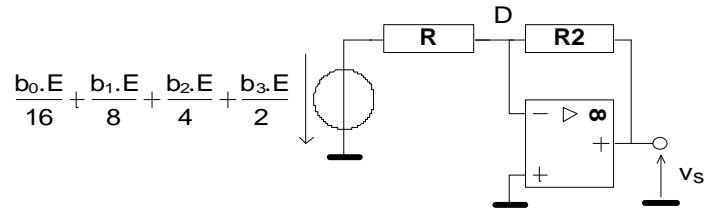
$V_o$  : tension maximale en sortie du convertisseur ou **tension pleine échelle**.

**Remarque** : certains auteurs considèrent que la tension pleine échelle vaut  $q \cdot 2^n$ .

Ce montage, bien que fonctionnant parfaitement, nécessite  $2^n$  résistances différentes. Ces résistances ne pourront être choisies dans les séries normalisées (car  $R_n = 2 \cdot R_{n-1}$ ) et lorsque  $n$  augmente, le rapport entre la plus faible et la plus forte résistance augmente exponentiellement ( $2^n$ ).



qui simplifié donne :



Pour un convertisseur n bits, on aura:

$$V_s = \frac{R_2 \cdot E}{R} \left( \frac{b_0}{2^n} + \frac{b_1}{2^{n-1}} + \dots + \frac{b_{n-1}}{2} \right)$$

$$V_s = \frac{R_2 \cdot E}{R \cdot 2^n} (b_0 + 2 \cdot b_1 + \dots + 2^{n-1} \cdot b_{n-1})$$

Expression analogue à celle vue au 1.1), le quantum ayant maintenant pour valeur  $q = R_2 \cdot E / (R \cdot 2^n)$ . L'inconvénient de ce montage est de faire commuter l'inverseur entre deux tensions différentes (0 et E).

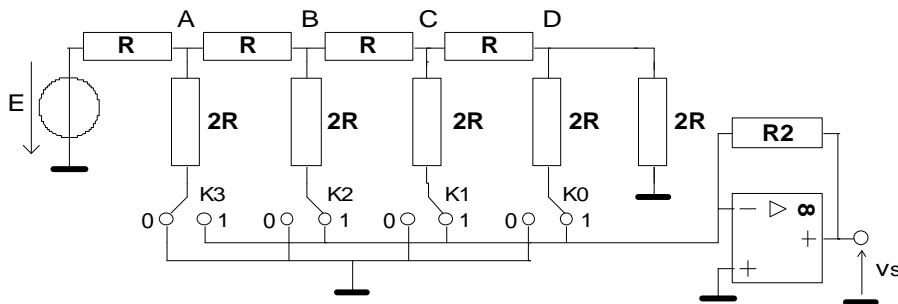
On lui préfère généralement le montage suivant pour lequel les tensions en position "0" ou "1" sont identiques (0 volt). le calcul est également plus simple puisque l'extrémité inférieure des résistances 2R est au potentiel 0 :

$$V_D = V_C/2 = V_B/4 = V_A/8 = -E/16, \text{ or :}$$

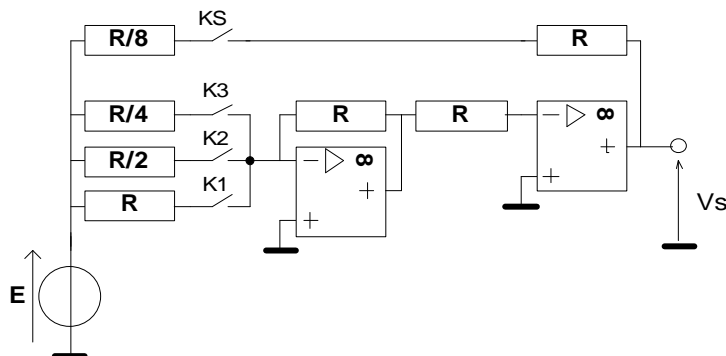
$$V_s = \frac{-R_2}{2R} (b_0 \cdot V_D + b_1 \cdot V_C + b_2 \cdot V_B + b_3 \cdot V_A)$$

$$V_s = \frac{R_2 \cdot E}{32R} (b_0 + 2 \cdot b_1 + 4 \cdot b_2 + 8 \cdot b_3)$$

$$V_s = \frac{R_2 \cdot E}{R \cdot 2^{n+1}} (b_0 + 2 \cdot b_1 + \dots + 2^{n-1} \cdot b_{n-1})$$



#### 1.4 C.N.A. POUR BINAIRE COMPLEMENTE A 2



Un nombre signé de n bits (  $b_0$  à  $b_{n-1}$  ) peut être :

- positif  $N^+ = N$  ( N : nombre binaire de n-1 bits )
- négatif  $N^- = N' \cdot 2^{n-1}$  ( N' : nombre binaire de n-1 bits )

Le bit de poids fort indiquant le signe ( 1 pour un nombre négatif, 0 pour un nombre positif )

Par exemple pour un nombre de 4 bits ( 3 bits de code et 1 bit de signe ) :

+3 s'écrit 0011  $2^0 + 2^1 = N^+$

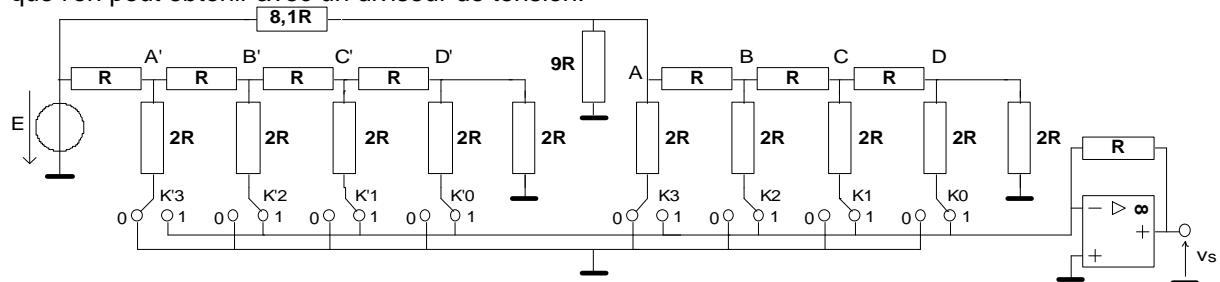
-3 s'écrit 1101  $-2^3 + 2^0 + 2^1 = -8 + 1 + 2 = -2^{n-1} + 3 = N^-$

d'où le CNA représenté ci-dessus.

## 1.5 C.N.A. POUR NOMBRE DECIMAL CODE EN BINAIRE

Un nombre décimal codé en binaire nécessite 4 bits.

Lorsqu'on passe des unités aux dizaines la tension de sortie doit être dix fois plus grande ; si l'on veut conserver des réseaux identiques R - 2R, il faut utiliser une tension de référence dix fois plus petite, ce que l'on peut obtenir avec un diviseur de tension.



$$V_s = \frac{E_r}{10 \cdot 2^3} [(b_0 + 2 \cdot b_1 + 4 \cdot b_2 + 8 \cdot b_3) + 10 \cdot (b'_0 + 2 \cdot b'_1 + 4 \cdot b'_2 + 8 \cdot b'_3)]$$

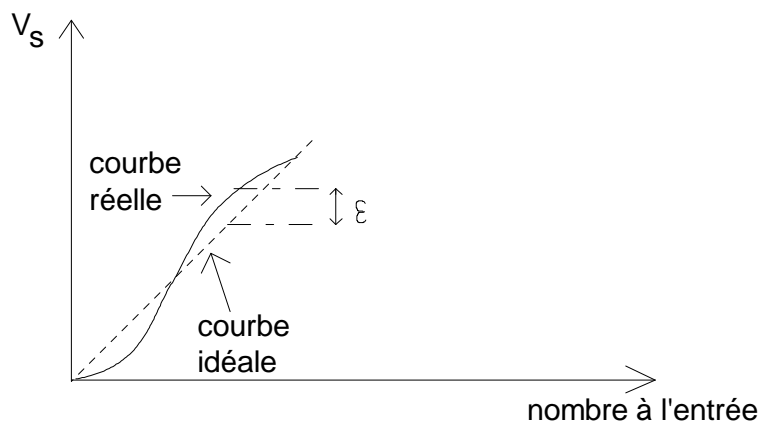
## 1.6 CARACTERISTIQUES

### 1.6.1 Résolution analogique

La résolution d'un C.N.A. de n bits vaut :  $r = V_o / (2^n - 1) = q$

Le constructeur ne donne en général que le nombre de bits de son convertisseur.

### 1.6.2 Précision - Linéarité



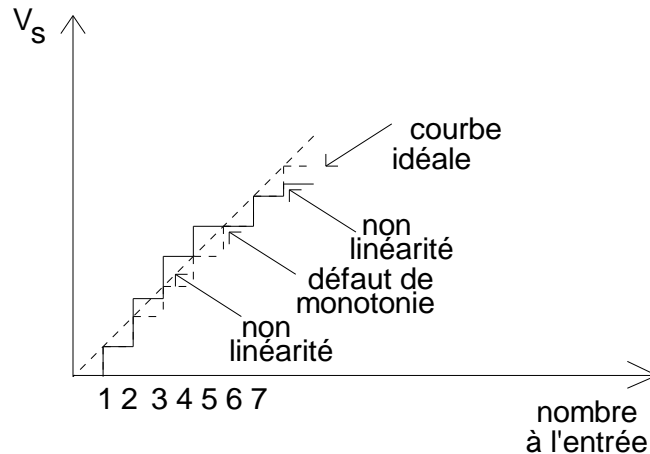
Précision :  $\varepsilon = V_{S_{réelle}} - V_{S_{idéale}}$

La précision relative  $\varepsilon_r$  est le rapport entre  $\varepsilon$  et la tension de sortie pleine échelle.

$\varepsilon_r = \varepsilon / V_o$  s'exprime en pourcentage.

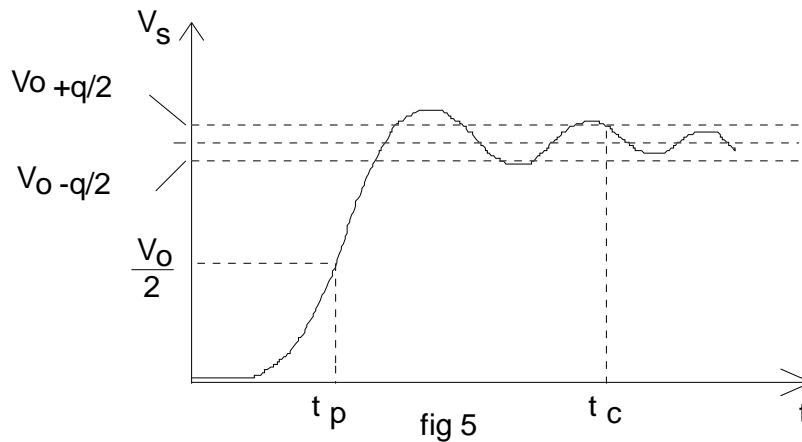
### 1.6.3 Monotonie

Si une augmentation de N entraîne normalement une augmentation de  $V_s$ , il y a erreur de monotonie si l'augmentation de N ne se traduit pas par une augmentation de  $V_s$ .



### 1.6.4 Temps de propagation $t_p$ et de conversion $t_c$

- $t_p$  : le nombre N passant de 0 à  $2^n - 1$ ,  $V_s$  passe de 0 à  $V_0/2$  en  $t_p$ .
- $t_c$  : c'est le temps au bout duquel  $V_s$  atteint  $V_0$  à un demi-quantum près lorsque le nombre à l'entrée passe de 0 à  $2^n - 1$ .



### 1.6.5 Tension ou courant de décalage

C'est la valeur de la tension ou du courant de sortie lorsque  $N = 0$ .

### 1.6.6 Erreur de transition

Les bits d'entrée d'un C.N.A. ne changent pas simultanément, ne serait-ce que par les différentes vitesses de commutation des interrupteurs électroniques.

L'erreur de transition la plus importante a lieu lors du passage de  $2^{n-1} - 1$  à  $2^{n-1}$  soit de 011...1 à 100...0.

Deux cas peuvent se produire :

- Commutation à "1" trop tôt  
Exemple : pour 4 bits  
0111 → 1111 → 1000  
Donc  $V_s$  passe par  $V_0$  entre les deux valeurs.
- Commutation à "1" trop tard  
0111 → 0000 → 1000  
 $V_s$  passe par 0 entre les deux valeurs.

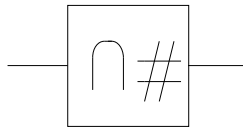
### 1.6.7 Coefficient de température

C'est la variation de la tension (ou du courant) pleine échelle avec la température.

Il s'exprime en p.p.m./°C.

## 2. CONVERSION ANALOGIQUE NUMERIQUE

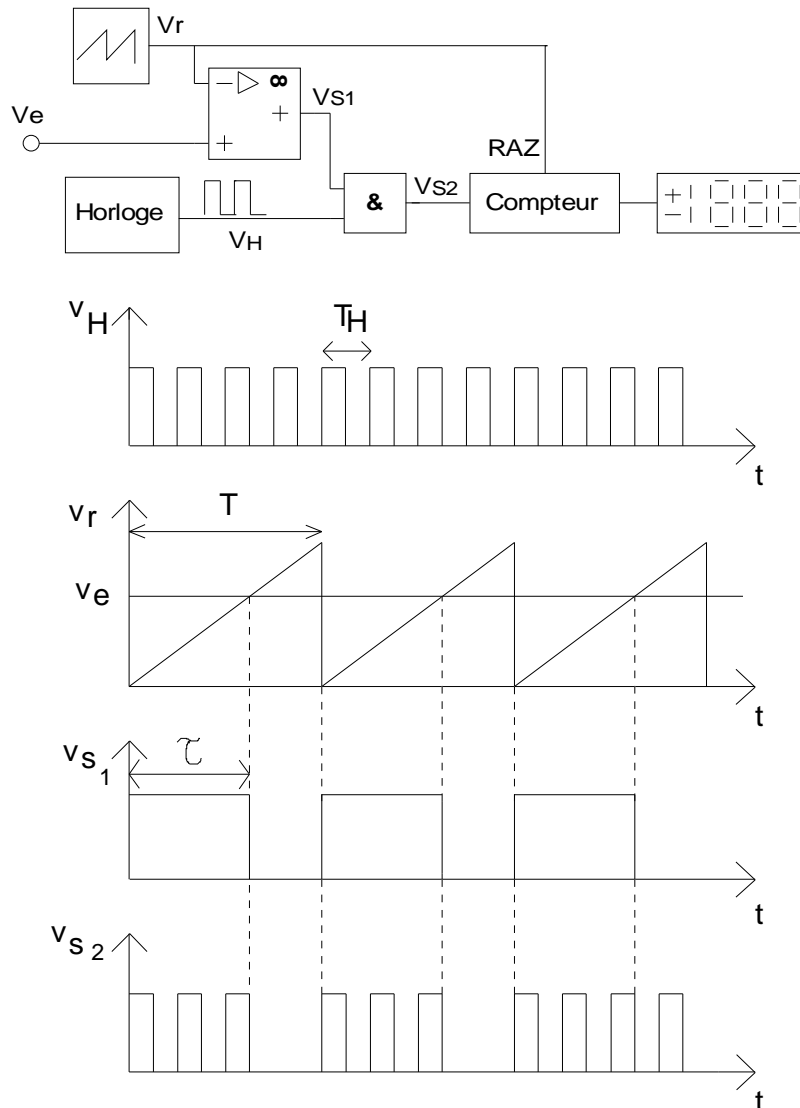
C'est la transformation d'une grandeur analogique (généralement une tension) en une information numérique (mot binaire). Le symbole d'un C.A.N. est représenté ci-contre.



### 2.1 STRUCTURE DES C.A.N. SERIE

#### 2.1.1 Convertisseur simple rampe

Il utilise le principe de la conversion tension-durée.



La tension  $V_e$  est comparée au signal issu d'un générateur de rampe  $V_r$ .

Le compteur ne peut totaliser les impulsions issues d'une horloge que pendant le temps  $\tau$  durant lequel  $V_{S1}$  est à l'état haut.

La mesure est répétée au bout d'un temps  $T$  ; avant chaque comptage, le compteur est remis à zéro.

$$V_r = (E/T) \cdot t$$

$$\text{à } t = \tau, \quad V_r = V_e \quad \text{donc} \quad V_e = (E/T) \cdot \tau \quad \text{et} \quad \tau = (V_e/E) \cdot T$$

Pendant le temps  $\tau$ , le compteur compte N impulsions :

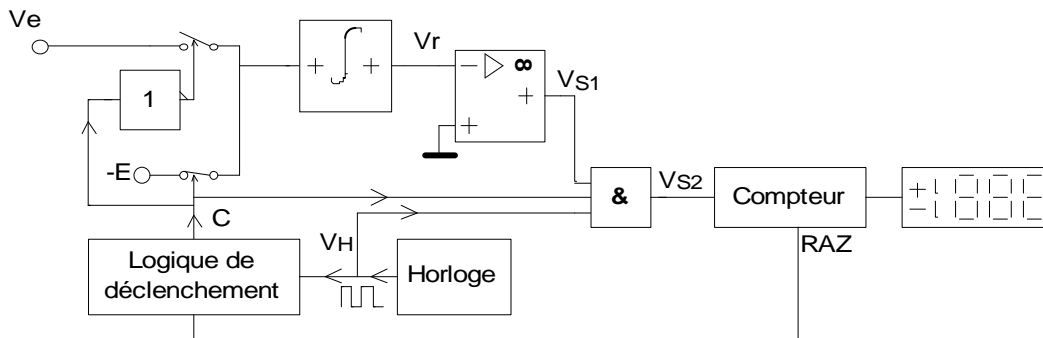
$$N = \tau/T_H = (V_e \cdot T)/(E \cdot T_H) = K \cdot V_e \quad \text{avec} \quad K = T/(E \cdot T_H)$$

Le nombre N en sortie est bien proportionnel à  $V_e$  mais K dépend de

- T et E : le générateur de rampe doit conserver une fréquence et une amplitude constante.
- $T_H$  : l'horloge doit être à quartz pour une bonne précision.

Pour minimiser l'erreur sur le nombre d'impulsions comptées, on doit avoir également  $\tau \gg T_H$ .

### 2.1.2 Convertisseur double rampe



Le schéma présente un C.A.N. prévu pour des tensions  $V_e$  positives. (la tension de référence est alors négative). Le comparateur fournit une tension correspondant à un niveau  $S_1 = 0$  ou  $S_1 = 1$ .

- pendant  $\theta = nT_H$ ,  $C = 0$ , la tension  $V_e$  est appliquée à un intégrateur :

$$v_r = \frac{1}{\tau} \int v_e dt = \frac{v_e \cdot t}{\tau}$$

$\tau$  : constante de temps de l'intégrateur

La tension  $V_r$  croît linéairement en fonction du temps.

$V_r > 0$  donc  $S_1 = 1$  mais  $C$  étant au niveau 0, le signal d'horloge n'est pas transmis au compteur.

Au bout du temps  $\theta = nT_H$  :  $v_r = (n \cdot V_e \cdot T_H)/\tau$ .

- à l'instant  $t = \theta$ ,  $C = 1$ , la tension de référence -E est appliquée à l'intégrateur :

$$v_r = \frac{1}{\tau} \int -E dt \quad (1)$$

La tension  $V_r$  décroît linéairement en fonction du temps.

Tant que  $v_r > 0$ ,  $S_1 = 1$  et  $C = 0$ , les impulsions d'horloge sont appliquées au compteur.

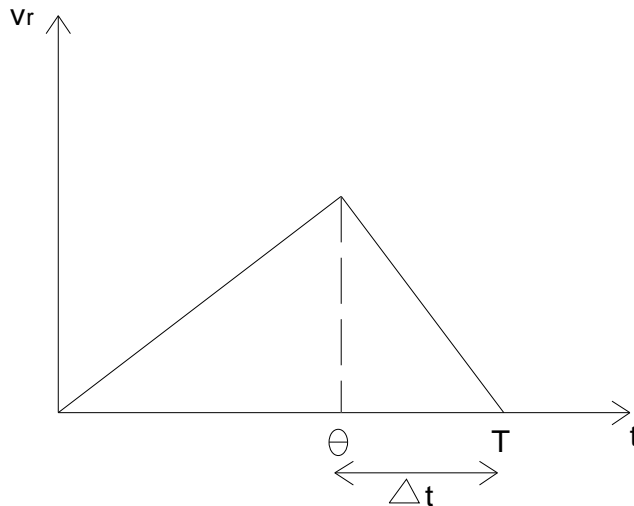
- Lorsque  $v_r$  tombe à zéro volt,  $S_1$  passe à zéro, bloquant le compteur.

La durée de comptage est déterminée à partir de l'équation (1) :

$$\frac{-n \cdot V_e \cdot T_H}{\tau} = \frac{1}{\tau} \int -E dt = \frac{-E \cdot \Delta t}{\tau} \Rightarrow \Delta t = \frac{n \cdot T_H}{E} V_e$$

Le nombre d'impulsions comptées en  $\Delta t$  est donc :  $N = \Delta t/T_H = (n/E) \cdot V_e$

N ne dépend plus que de la tension de référence E.



**Remarque :** En choisissant  $\theta$  multiple de la période du secteur, l'intégration du "50Hz" donnera une valeur nulle d'où une très bonne réjection du 50 Hz.

### 2.1.3 Convertisseur à rampe numérique

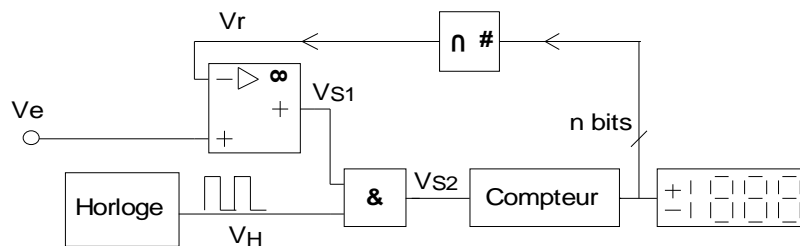
Le signal d'horloge est appliqué au compteur tant que  $V_e > V_r$  ; à chaque impulsion d'horloge, le compteur est incrémenté, d'où une augmentation de  $V_r$ .

Lorsqu'à l'instant  $\theta$ ,  $V_r$  atteint  $V_e$ , le comptage s'arrête.

$$\theta = n \cdot T_H$$

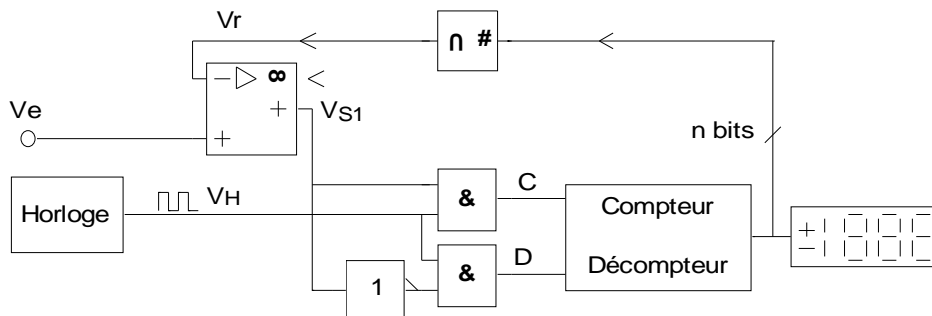
$$V_r = a \cdot n \cdot T_H = V_e$$

$$N = \theta / T_H = V_e / (a \cdot T_H)$$



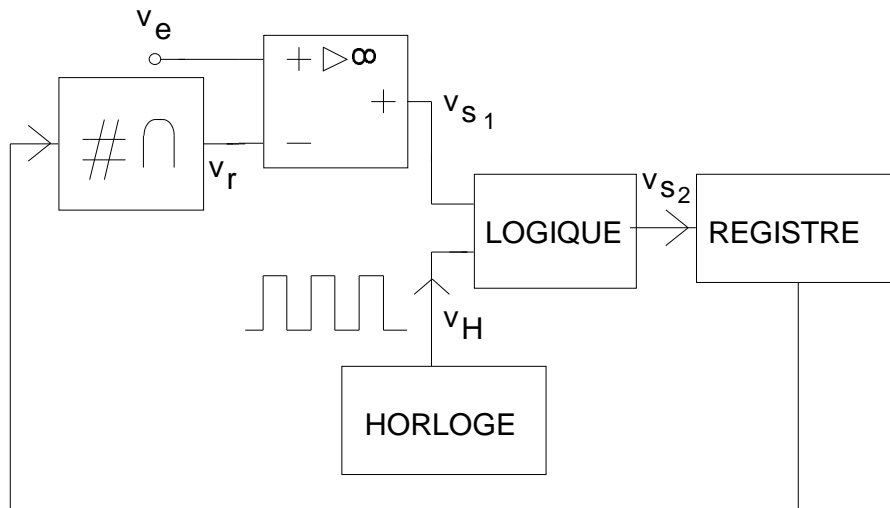
Avec ce type de montage, si  $V_e$  diminue après avoir augmenté, l'affichage ne variera pas (Mémoire de la tension d'entrée maximale).

Pour y remédier, on utilise un compteur-décompteur.





### 2.1.4 Convertisseur à approximations successives



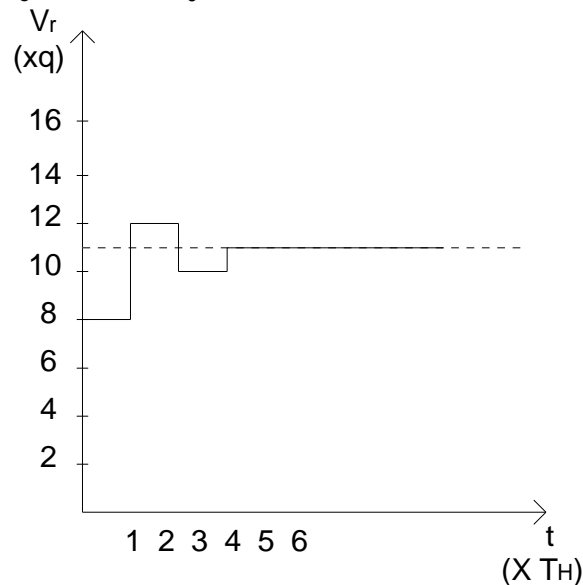
CAN à approximations successives

Pour augmenter la rapidité, on utilise une logique de commande qui positionne le bit de poids fort à 1, les autres restant à zéro.

- si  $V_r < V_e$ ,  $b_{n-1}$  est maintenu à 1, on positionne alors  $b_{n-2}$  à 1
- si  $V_r > V_e$ , on remet  $b_{n-2}$  à 0 puis on passe au bit suivant et ainsi de suite.

Par exemple pour  $11q < V_e < 12q$  ( $q$  : quantum) et une conversion sur 4 bits :

- |                             |               |           |                        |           |
|-----------------------------|---------------|-----------|------------------------|-----------|
| • $V_r = 8q < V_e$          | $\Rightarrow$ | $b_3 = 1$ | valeur affichée : 1000 | en $T_H$  |
| • $V_r = 8q + 4q > V_e$     | $\Rightarrow$ | $b_2 = 0$ | valeur affichée : 1000 | en $2T_H$ |
| • $V_r = 8q + 2q < V_e$     | $\Rightarrow$ | $b_1 = 1$ | valeur affichée : 1010 | en $3T_H$ |
| • $V_r = 8q + 2q + q < V_e$ | $\Rightarrow$ | $b_0 = 1$ | valeur affichée : 1011 | en $4T_H$ |

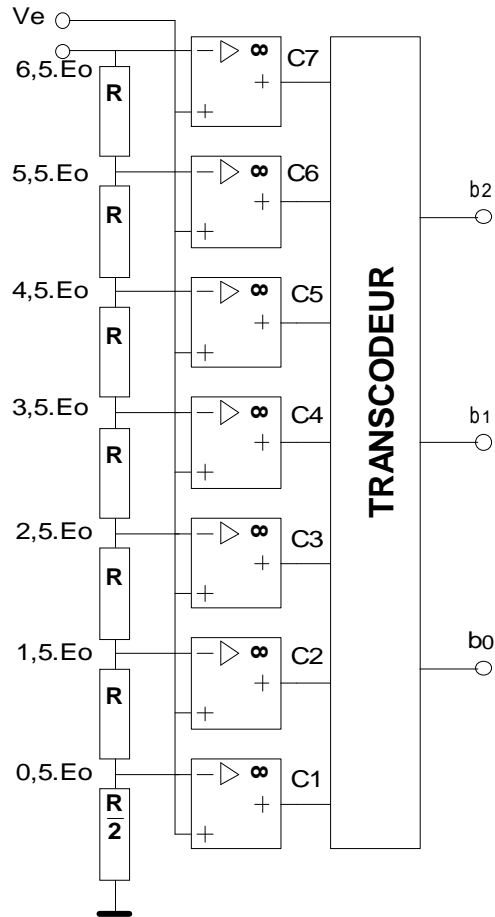


La conversion est terminée en  $4T_H$  alors qu'avec un convertisseur à rampe la durée aurait été de  $11T_H$ . Pour un convertisseur  $n$  bits la durée maximale de conversion vaut  $n.T_H$  alors qu'avec un convertisseur à rampe elle aurait pour valeur :  $(2^n - 1).T_H$ .

## 2.2 C.A.N. PARALLELE (FLASH)

### 2.2.1 Principe

Il est constitué de  $2^n - 1$  comparateurs qui effectuent les comparaisons entre  $V_e$  et  $(2^n - 1)$  tensions de référence.



Par exemple pour un C.A.N. 4 bits :

$V_e$  est comparée simultanément à

$E_o/2$   $E_o/2 + E_o$   $E_o/2 + 2.E_o$   $E_o/2 + 6.E_o$  soit :  $E_o/2$  à  $(2^n - 3).E_o/2$

Un transcodeur est chargé de convertir la sortie des comparateurs ( $2^n - 1$  bits) en un nombre de  $n$  bits. Le temps de conversion dépend de la vitesse des comparateurs mais aussi du temps de propagation à travers les portes du transcodeur.

Un tableau de Karnaugh permet de montrer que :

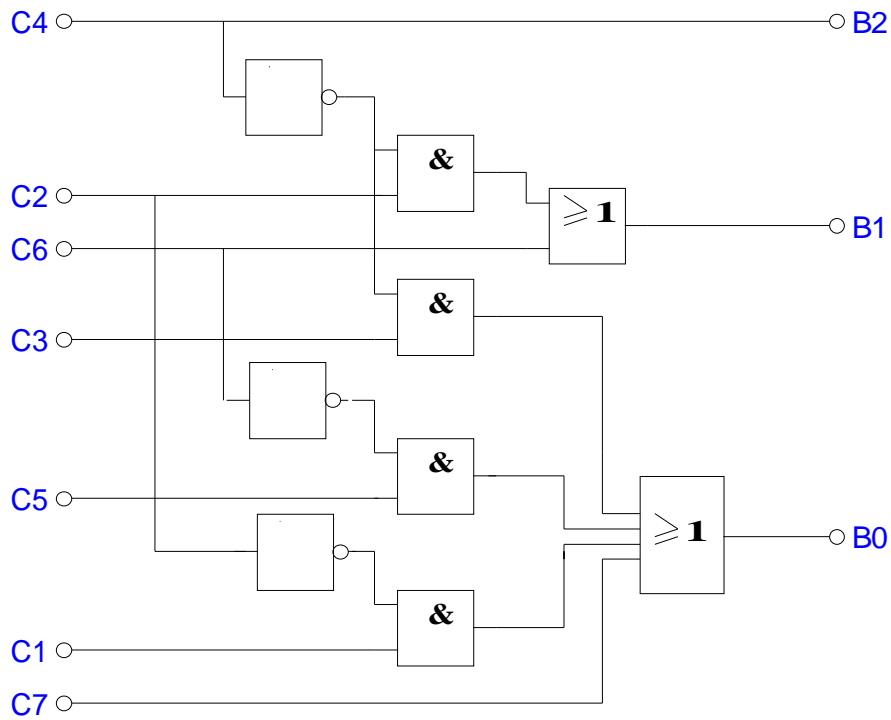
$$b_2 = C_4$$

$$b_1 = C_6 + C_2 \cdot \overline{C_4}$$

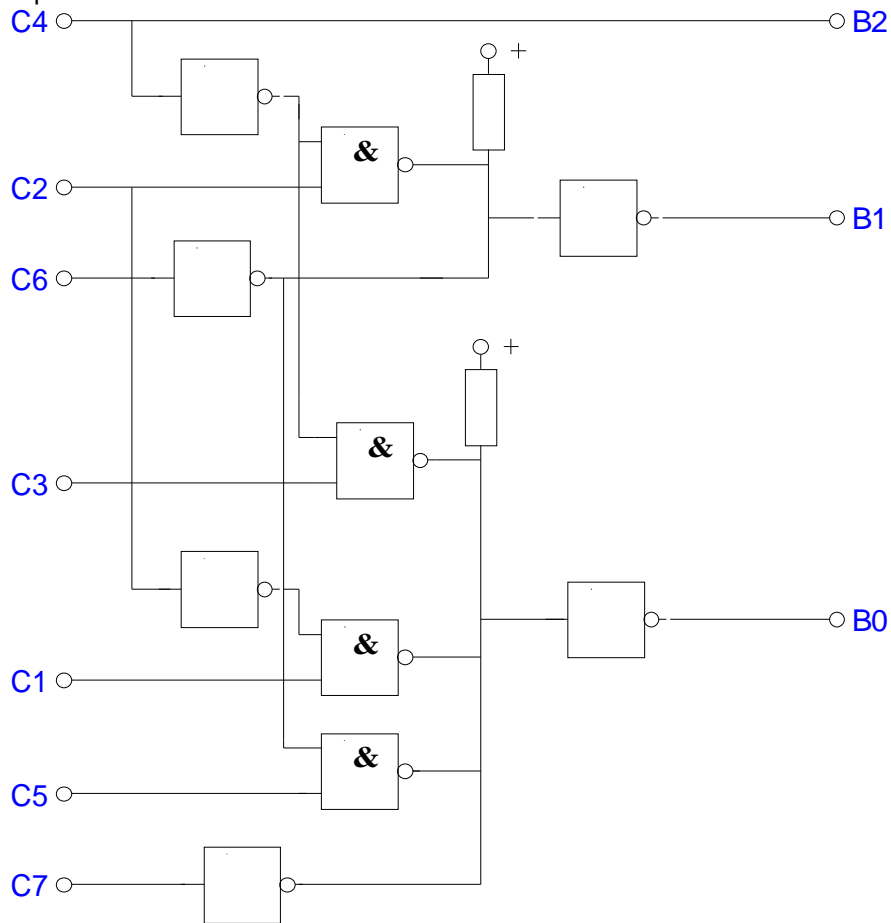
$$b_0 = C_1 \cdot \overline{C_2} + C_3 \cdot \overline{C_4} + C_5 \cdot \overline{C_6} + C_7$$

d'où le premier schéma de transcodeur :

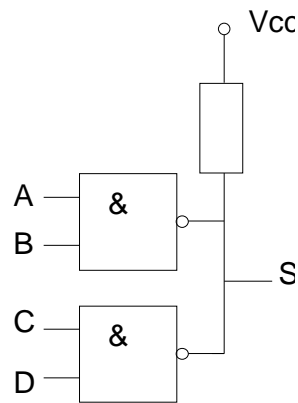
### Transcodeur CAN parallèle 3 bits



Mais pour augmenter la rapidité, on adopte plutôt le second schéma pour lequel le temps de propagation est plus faible :



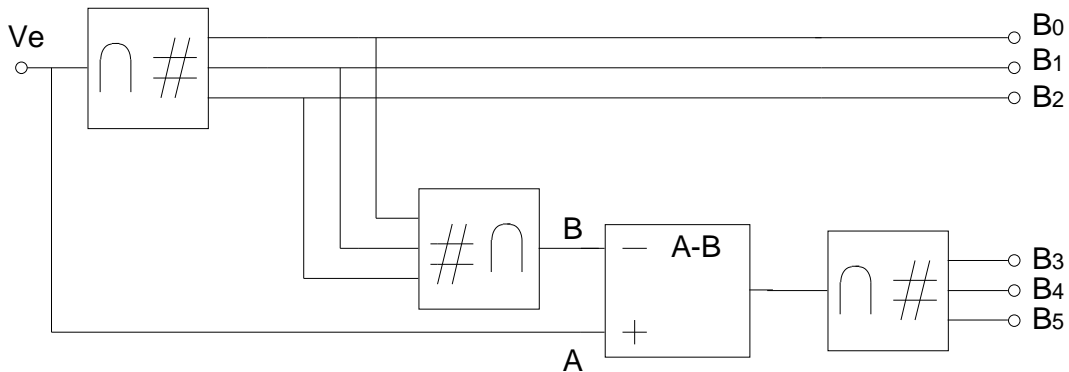
Les portes NAND ont des sorties à collecteur ouvert (ou drain ouvert) et les comparateurs ont 2 sorties complémentaires.



$$S = A.B + C.D$$

Ces convertisseurs sont très rapides. Le principal inconvénient est le nombre de comparateurs utilisés et leur intégration.

### 2.2.2 Extension du nombre de bits



Le montage utilise 2 C.A.N. et un C.N.A. ; pour un convertisseur de n bits, la précision du premier C.A.N. et du C.N.A. doit être de  $1/(2^n - 1)$ .

Le montage comporte  $2 \times 7 = 14$  comparateurs pour 6 bits soit  $2 \cdot (2^{n/2} - 1)$  au lieu de  $2^n - 1$  dans le cas précédent.

### 2.2.3 C.A.N. bipolaire

Lorsque la tension  $V_e$  est positive, la sortie du comparateur est au niveau '1'.

La sortie Q de la bascule D passe à '1' au premier front du signal d'horloge appliqué sur l'entrée CK.

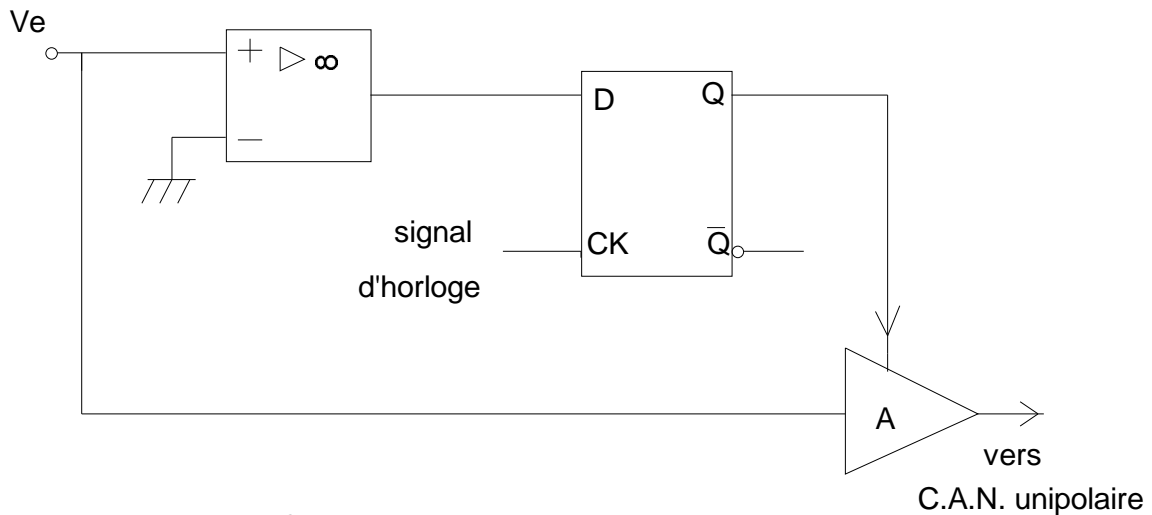
L'amplificateur A a pour coefficient d'amplification +1 : la tension  $V_e$  est appliquée au CAN sans changement de signe.

Lorsque la tension est négative, la sortie du comparateur est à zéro.

La sortie Q de la bascule D passe à zéro au premier front du signal d'horloge appliqué sur l'entrée CK.

L'amplificateur A a pour coefficient d'amplification -1 : la tension  $V_e$  est appliquée au CAN après un changement de signe.

La sortie complémentée de la bascule D peut être utilisée comme bit de signe.



$V_e < 0$  donc  $Q=0$  et  $A = -1$   
 $V_e > 0$  donc  $Q=1$  et  $A = +1$   
 $\bar{Q}$  est le bit de signe (0 si  $V_e > 0$ , 1 si  $V_e < 0$ )

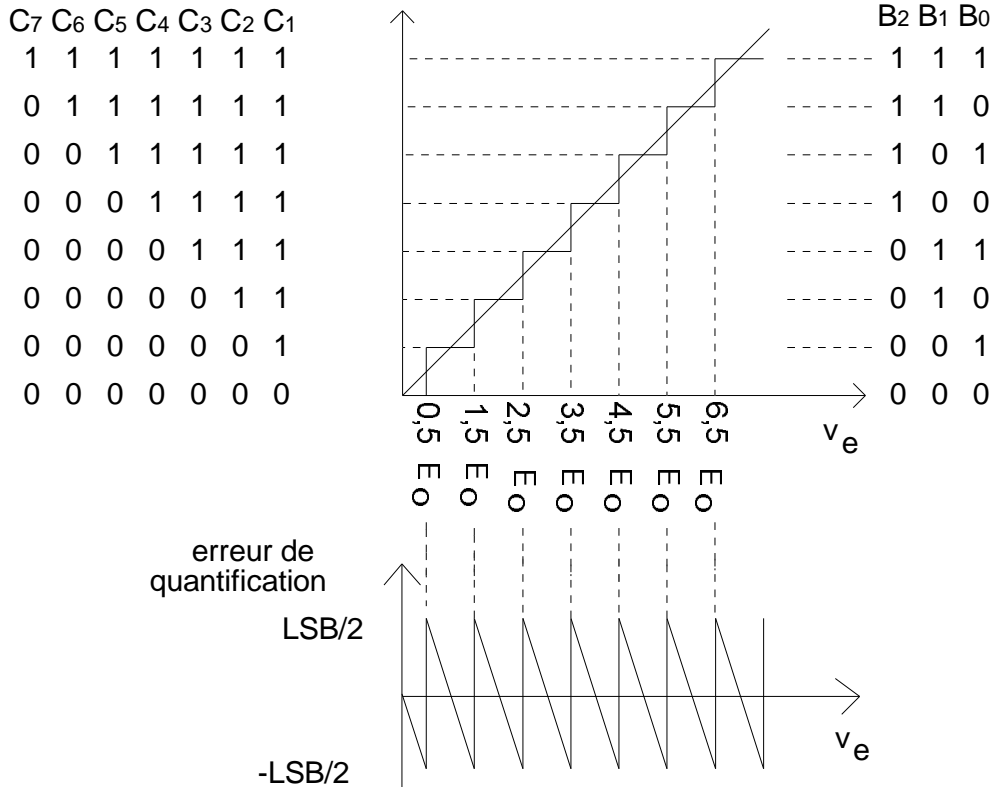
## 2.3 CARACTERISTIQUES DES C.A.N.

### 2.3.1 Résolution

C'est la tension d'entrée qui fait passer le nombre en sortie de zéro à un.  
 Pour les convertisseurs à sortie BCD, la résolution s'exprime en "digit" ou en points (ex : voltmètre 2000 points).

### 2.3.2 Erreur de quantification

C'est la différence entre la réelle et idéale (droite passant par l'origine).



Elle est donnée en fraction de quantum (**LSB : least significant bit**). Ex : 1/2 LSB

### 2.3.3 Erreur de facteur d'échelle

Si pour obtenir le nombre maximum en sortie, la tension d'entrée doit être différente de  $V_0$  (tension pleine échelle), il y a erreur de facteur d'échelle, cette erreur s'exprime en fraction de LSB.

Ex : pour  $V_0 = 10V$  et un CAN de 8 bits :  $q = 39mV$   
erreur max  $1/2 \text{ LSB} = 19,5mV$ .

### 2.3.4 Absence de code

C'est l'équivalent de l'erreur de monotonie pour le C.N.A., une augmentation de  $q$  mV à l'entrée ne se traduisant pas par une augmentation du nombre en sortie.

### 2.3.5 Non linéarité

Elles sont définies de la même façon que pour le C.N.A.. Si  $\Delta V_s > q$ , il y a absence de code.

### 2.3.6 Tension de décalage

Le constructeur indique sa valeur maximale.(Ex : 10 LSB), cette tension de décalage peut être réglée mais elle est sensible à la température.

### 2.3.7 Impédance d'entrée

Elle varie d'un CAN à l'autre : de quelques  $k\Omega$  à  $10^{12} \Omega$ .

### 3. ECHANTILLONNEUR BLOQUEUR

Son rôle est de prélever une tension à un instant donné (échantillonnage) et de la mémoriser durant le temps de la conversion (blocage).

#### 3.1 PRINCIPE

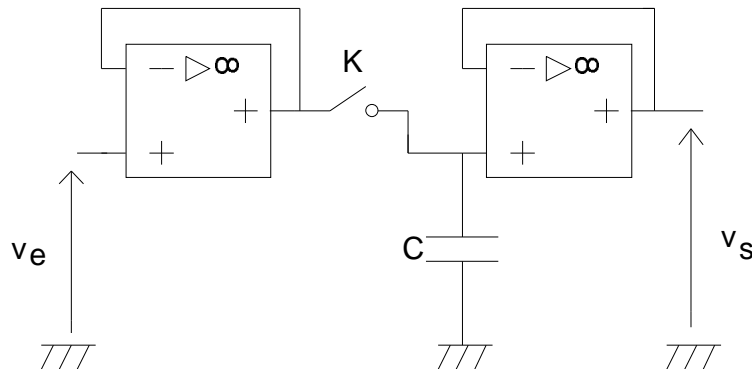
L'interrupteur K est fermé durant un temps très court pendant lequel le condensateur C se charge sous la tension  $v_e$  ; l'interrupteur s'ouvre, la tension  $v_s$  est égale à la tension  $v_c$ , qui doit rester constante. Il y a donc deux contraintes :

- la charge du condensateur doit être la plus rapide possible. La résistance  $R_{ON}$  du commutateur analogique ainsi que l'impédance interne du générateur doivent être faibles.
- sa décharge doit être très lente, le condensateur doit donc être d'excellente qualité, la résistance d'entrée de l'étage suivant ainsi que la résistance du commutateur analogique ouvert doivent être très grandes (montage suiveur).

#### 3.2 STRUCTURE DES ECHANTILLONNEURS BLOQUEURS

##### 3.2.1 Structure de base

Pour obtenir une impédance de source faible, on place également en amont du condensateur un étage suiveur.

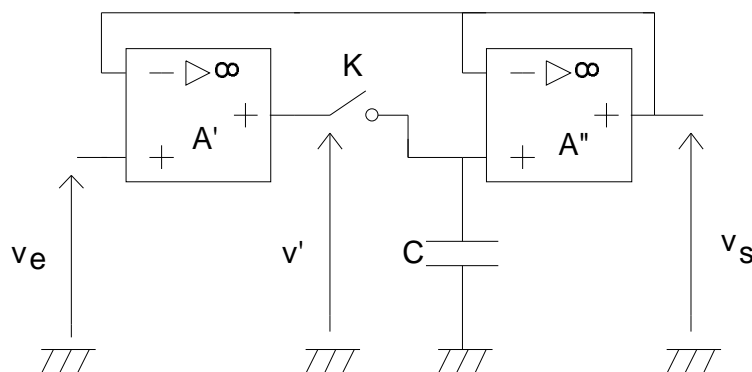


L'inconvénient de ce montage est que les tensions de décalage des deux amplificateurs s'ajoutent.

Pour y remédier, on pourrait utiliser le montage suivant pour lequel :

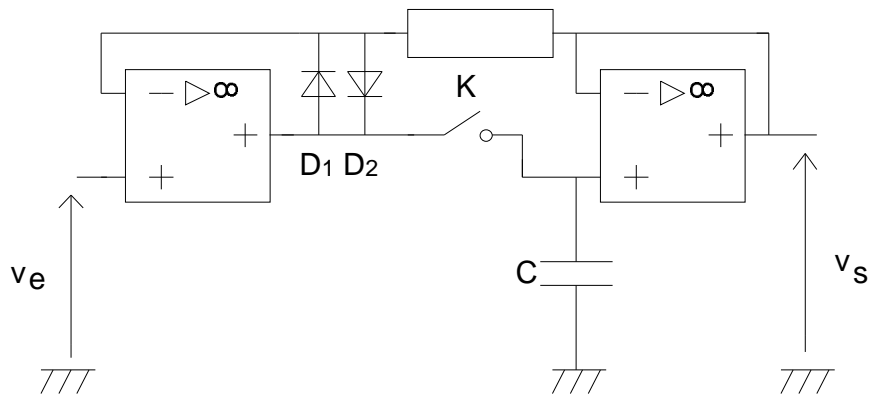
$$v' = A' \cdot (v_e - v_s) \text{ et } v_s = A'' \cdot (v' - v_s)$$

$$\text{donc } v_s = A' \cdot A'' \cdot v_e / (1 + A'' + A' \cdot A'') \approx v_e$$



Mais ce montage n'est pas parfait non plus puisque lors du blocage (K ouvert), l'amplificateur A' est en boucle ouverte, sa sortie est donc saturée ; il perd donc en rapidité (temps de désaturation au passage du blocage à l'échantillonnage).

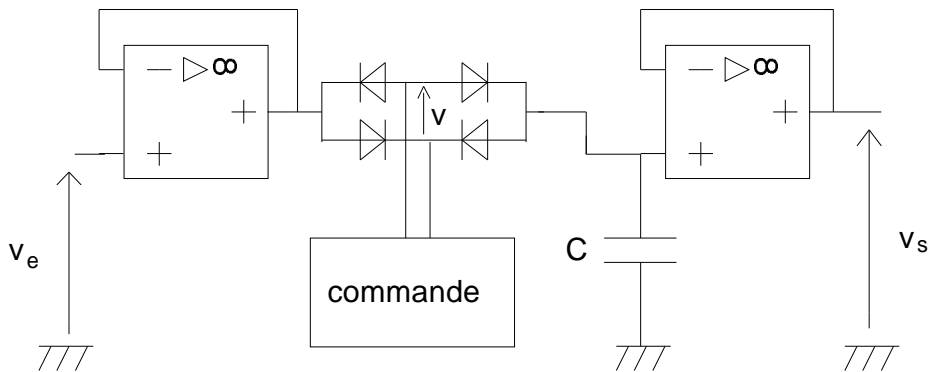
On ajoute donc deux diodes montées tête-bêche, la tension  $v_s - v_e$  étant alors appliquée aux bornes de R.



### 3.2.2 Version rapide

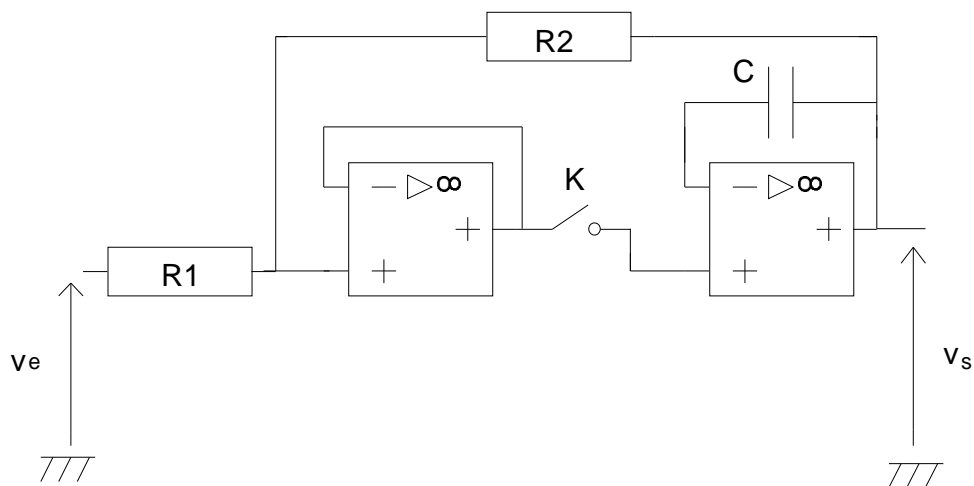
Dans ce montage, le pont de diode joue le rôle du commutateur ; si  $v > 0$  les diodes sont passantes, si  $v = 0$ , elles sont bloquées.

Utilisé en HF pour numérisation de la TV par exemple.



### 3.2.3 Structure à intégrateur actif

C se charge à courant constant d'intensité :  $i = V_e/R_{ON}$  jusqu'à ce que  $V_s = -(R_2/R_1) \cdot V_e$ .





### 3.3 CHOIX DES COMPOSANTS

Il se résume au choix du condensateur puisque le reste est intégré.

Il doit présenter :

- un faible angle de pertes (conservation de  $v_e$ )
- une inductance série faible (charge rapide)
- une bonne stabilité en fonction de la température.

On le choisira au polypropylène, au polystyrène ou au téflon.

Lorsque le constructeur prévoit une implantation pour son circuit, il faudra le respecter de façon à limiter les interactions entre la sortie et l'entrée.

### 3.4 FREQUENCE D'ECHANTILLONNAGE

Pour que l'information contenue dans le signal d'entrée se retrouve dans les échantillons, la fréquence minimale d'échantillonnage doit être égale au double de la fréquence maximale du signal appliqué à l'entrée.

### 3.5 CARACTERISTIQUES D'UN ECHANTILLONNEUR-BLOQUEUR

Le circuit d'entrée d'un échantillonneur- bloqueur étant un amplificateur opérationnel, on retrouvera ses caractéristiques (offset, bande passante, impédance d'entrée...)

#### 3.5.1 Temps d'acquisition (Acquisition time)

C'est le temps nécessaire pour acquérir une nouvelle valeur analogique.

Ce temps dépend de la valeur du condensateur et de l'amplitude de la tension à échantillonner.

Le constructeur précise donc ces valeurs.

De plus, puisqu'il s'agit de la charge d'un condensateur, elle n'est atteinte théoriquement qu'au bout d'un temps infini, le constructeur précisera donc avec quel pourcentage d'erreur la valeur finale est obtenue.

#### 3.5.2 Précision du gain (Gain accuracy)

La tension de sortie est égale à la tension échantillonnée à un pourcentage d'erreur près.

L'erreur de gain est définie par le rapport :  $\Delta V_s / \Delta V_e$

#### 3.5.3 Saut de tension au blocage (Hold step)

Lorsqu'on passe de l'échantillonnage au blocage, la tension de sortie varie : c'est le saut de tension au blocage, qui dépend de la capacité du condensateur.

#### 3.5.4 Erreur dynamique d'échantillonnage (Dynamic sampling error)

Durant le blocage, une variation de la tension d'entrée se traduit par une variation de celle de sortie.

L'erreur est exprimée en mV pour une capacité donnée et un "slew rate" du signal à l'entrée précisé.

#### 3.5.5 Perte de mémorisation (Hold mode voltage droop)

C'est la variation de la tension de sortie (décharge du condensateur) pendant le blocage.

#### 3.5.6 Délai d'ouverture (Aperture time)

Durée nécessaire entre la commande de blocage et une transition de la tension d'entrée afin de ne pas affecter la tension de sortie.

#### 3.5.7 Interaction entrée sortie (Hold mode feedthrough)

Au blocage, une partie de la tension d'entrée se retrouve en sortie.

$V_e/V_s$  est exprimée en % ou en dB pour une amplitude et une fréquence du signal d'entrée.